

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: ARAI et al.
Docket: 10873.1243US01
Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING
THE SAME

CERTIFICATE UNDER 37 CFR 1.10

'Express Mail' mailing label number: EV347833464US

Date of Deposit: June 24, 2003

I hereby certify that this paper or fee is being deposited with the United States Postal Service 'Express Mail Post Office To Addressee' service under 37 CFR 1.10 and is addressed to Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

By: 

Name: John Junkers

SUBMISSION OF PRIORITY DOCUMENT

Mail Stop PATENT APPLICATION
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicants enclose herewith one certified copy of a Japanese application, Serial
No. 2002-185201, filed June 25, 2002, the right of priority of which is claimed under 35

U.S.C. § 119.

Respectfully submitted,

MERCHANT & GOULD P.C.
P.O. Box 2903
Minneapolis, Minnesota 55402-0903
(612) 332-5300

Dated: June 24, 2003

By 

Douglas P. Mueller
Reg. No. 30,300

DPM:smm

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 6月25日

出 願 番 号

Application Number:

特願2002-185201

[ST.10/C]:

[JP2002-185201]

出 願 人

Applicant(s):

松下電器産業株式会社

2003年 1月21日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3000227

【書類名】 特許願

【整理番号】 R6744

【提出日】 平成14年 6月25日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 25/065

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 新井 良之

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 油井 隆

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 竹岡 嘉昭

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 伊藤 史人

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 矢口 安武

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 山内 浩一

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 110000040

【氏名又は名称】 特許業務法人池内・佐藤アンドパートナーズ

【代表者】 池内 寛幸

【電話番号】 06-6135-6051

【手数料の表示】

【予納台帳番号】 139757

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0108331

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 基板上に重ね合わせて搭載された複数の半導体チップと、前記複数の半導体チップを封止する封止樹脂とを備えた半導体装置であって、

前記複数の半導体チップのうち、最上段に配置された第 1 の半導体チップの裏面と側面の一部が前記封止樹脂から外に露出していることを特徴とする半導体装置。

【請求項 2】 前記第 1 の半導体チップ下に第 2 の半導体チップが配置され、前記第 2 の半導体チップが前記基板にダイボンドにより接続されている請求項 1 に記載の半導体装置。

【請求項 3】 前記第 1 の半導体チップが前記第 2 の半導体チップにバンプを介して電氣的に接続されている請求項 2 に記載の半導体装置。

【請求項 4】 前記第 1 の半導体チップが前記第 2 の半導体チップに接着剤により固定されている請求項 3 に記載の半導体装置。

【請求項 5】 前記第 2 の半導体チップが前記基板にワイヤーを介して電氣的に接続されている請求項 2 ～ 4 のいずれかに記載の半導体装置。

【請求項 6】 前記第 1 の半導体チップと前記第 2 の半導体チップの間に形成された空隙に、封止樹脂が充填されている請求項 4 に記載の半導体装置。

【請求項 7】 前記基板として金属リードフレームを用いる請求項 1 ～ 6 のいずれかに記載の半導体装置。

【請求項 8】 前記第 2 の半導体チップが前記金属リードフレームのダイパッド部にダイボンドにより接続され、前記ダイパッド部の接続面の反対面が前記封止樹脂より外に露出している請求項 7 に記載の半導体装置。

【請求項 9】 前記第 1 の半導体チップがさらに複数の半導体チップにより構成され、複数の半導体チップからなる前記第 1 の半導体チップが、前記第 2 の半導体チップ上にフリップチップボンドにより搭載されている請求項 1 ～ 8 のいずれかに記載の半導体装置。

【請求項 10】 前記第 1 の半導体チップの露出面に放熱装置が着接されてい

る請求項 1 ～ 9 のいずれかに記載の半導体装置。

【請求項 1 1】 基板上に複数の半導体チップを配置して積層体を形成し、次に、前記積層体を封止樹脂により封止し、その後、前記封止樹脂を硬化させる半導体装置の製造方法において、

前記封止樹脂が、前記積層体の最上段に配置された第 1 の半導体チップの裏面への進入を阻止する手段を用い、

前記第 1 の半導体チップの裏面と側面の一部を、硬化後の封止樹脂から外に露出させることを特徴とする半導体装置の製造方法。

【請求項 1 2】 基板上に複数の半導体チップを配置して積層体を形成し、次に、前記積層体を金型内に収納し、前記金型に封止樹脂を注入して前記積層体を封止樹脂により封止するにあたり、

前記第 1 の半導体チップの側面が、金型内に形成された凹部に貼付した離型フィルムを介して前記金型の凹部により押圧され、前記第 1 の半導体チップの裏面への前記封止樹脂の進入が阻止されるようにした請求項 1 1 に記載の半導体装置の製造方法。

【請求項 1 3】 基板上に第 2 の半導体チップを配置し、次に前記第 2 の半導体チップ上に第 1 の半導体チップを bumps を介して配置するにあたり、

前記第 2 の半導体チップ上に付着させた接着剤により、第 1 の半導体チップを第 2 の半導体チップに固定して配置した後、

前記積層体を前記封止樹脂により封止する請求項 1 1 又は 1 2 に記載の半導体装置の製造方法。

【請求項 1 4】 前記積層体を封止樹脂により封止するにあたり、

前記第 1 の半導体チップと前記第 2 の半導体チップの間に形成された空隙に、前記封止樹脂を充填する請求項 1 3 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法に関する。

【 0 0 0 2 】

【従来の技術】

機能の異なる半導体チップを複数組み合わせる半導体装置を構成する方法は、それぞれ異なるプロセスによって処理されたウエハを使用できることから、全ての機能を集積して一度に1チップ化する方法と比べて、一般に製造コスト的に優位となる。

【0003】

そうした方法の中で、複数の半導体チップを bumps 接続により積層して配線し、半導体装置を構成する方法は、チップオンチップ (Chip-On-Chip) 法と呼ばれる。

【0004】

図9に、従来のチップオンチップ法によって製造された半導体装置の断面図を示す。101aは、第1の半導体チップであり、積層体の最上段に配置されている。101bは、第2の半導体チップであり、その上に第1の半導体チップ101aが bumps 2 を介して flip-chip bond により搭載されている。103は、基板であり、その上に第2の半導体チップ101bがダイボンド剤105を介して搭載されている。第2の半導体チップ101bが基板103にワイヤー106を介して電氣的に接続されている。

【0005】

また、104は、第1の半導体チップ101aと第2の半導体チップ101bの間に形成された空隙に充填された underfill 剤、107は封止樹脂である。基板103の下部には、外部部品との接続端子として用いるランド103aが形成されている。

【0006】

チップオンチップ法によれば、それぞれ個別のプロセスで製造した第1の半導体チップ101aと第2の半導体チップ101bを、bumps 102 を介して電氣的に接続して構成することで、高性能な半導体装置を低コストで製造することができる。例えば、第1の半導体チップ101aであるDRAMを、DRAM専用プロセスで製造し、第2の半導体チップ101bであるCMOSを、CMOS専用プロセスで製造し、その後、DRAMをCMOSに flip-chip bond する

ことで、D R A M が搭載された高性能な半導体装置を低コストで製造することができる。

【 0 0 0 7 】

また、チップオンチップ法によれば、第 1 の半導体チップ 1 0 1 a と第 2 の半導体チップ 1 0 1 b に分割して回路を構成することにより配線長が短縮され、製造歩留まりが向上する、半導体チップの占有面積が縮小して半導体装置の小型化が図れるといった利点がある。

【 0 0 0 8 】

以下、従来のチップオンチップ法による半導体装置の製造方法について、図 1 0 を参照しながら、説明する。

【 0 0 0 9 】

先ず、図 1 0 (a) の工程において、基板 1 0 3 に、ダイボンダ剤 1 0 5 を介して第 2 の半導体チップ 1 0 1 b を配置し、インライン又はオープンによるパッチ処理によりダイボンダ剤 1 0 5 を熱硬化させて固定する（ダイボンダ工程）。

【 0 0 1 0 】

次に、図 1 0 (b) の工程において、第 1 の半導体チップ 1 0 1 a を回路形成面を下にして、第 2 の半導体チップ 1 0 1 b 上にフリップチップボンダにより搭載する。こうして、第 1 の半導体チップ 1 0 1 a の電極パッド（図示せず）と、第 2 の半導体チップ 1 0 1 b の電極パッド（図示せず）が、バンパ 2 を介して電氣的に接続される（フリップチップボンダ工程）。

【 0 0 1 1 】

次いで、図 1 0 (c) の工程において、第 1 の半導体チップ 1 0 1 a と第 2 の半導体チップ 1 0 1 b の間に形成された空隙に、液状の樹脂からなるアンダーフィル剤 1 0 4 を注入し、半導体チップ同士を接着して固定する（アンダーフィル工程）。

【 0 0 1 2 】

続いて、図 1 0 (d) の工程において、第 2 の半導体チップ 1 0 1 b の電極パッドをワイヤー 1 0 6 を介して基板 1 0 3 に電氣的に接続する（ワイヤーボンダ工程）。

【 0 0 1 3 】

そして、図 1 0 (e) の工程において、得られた積層体を、金型上部 1 1 0 a と金型下部 1 1 0 b から構成される金型 1 1 0 内に収納する。そして、この後、金型 1 1 0 内に、溶融した封止樹脂 1 0 7 を注入して積層体を被い、そのまま 1 ～ 2 分保持し、封止樹脂 1 0 7 を硬化させて成形が完了する（封止工程）。

【 0 0 1 4 】

以上の工程を経て、図 1 0 (f) に示すように、半導体装置が完成する。

【 0 0 1 5 】

ところが、こうした大規模な半導体装置を高速で動作させると必然的に消費電力が増大し、発熱量が大きくなる。上述したように、チップオンチップ法は、高性能かつ大規模な半導体装置の製造に適した方法であるが、積層された複数の半導体チップが封止樹脂によって被覆されるため、放熱性に劣り、携帯電話等の電子機器に使用した場合に、回路からの発熱による誤動作や故障を引起すことがあった。

【 0 0 1 6 】

この問題に対し、特開 2 0 0 1 - 5 7 4 0 4 号公報には、チップオンチップ法により製造された半導体装置において、半導体チップの裏面（回路形成面と反対側の面）を研削して封止樹脂から外に露出させることで、放熱特性を高める技術が開示されている。このような半導体装置の一例を図 1 1 に示す。このように、半導体チップの裏面と周辺の樹脂とが面一に形成されている（図 1 1 において、同一の符号を付した部分は、全て図 9 に示した半導体装置に対応するため、その説明を省略する）。

【 0 0 1 7 】

また、特開 2 0 0 1 - 2 6 7 4 7 0 号公報には、そのような半導体装置の露出面に、放熱板を取り付け、放熱特性を向上させる技術が開示されている。

【 0 0 1 8 】

【発明が解決しようとする課題】

しかし、これら技術は、封止工程の後に、半導体装置を研削する工程が別途必要となり、生産性に劣る。また、研削時に発生する封止樹脂と半導体チップの研

削屑が環境に与える影響も無視できない。

【 0 0 1 9 】

また、携帯電話等の電子機器では、近年、さらなる小型軽量化・多機能化とそれに伴う回路部品への高密度実装対応化が要求されており、特に、いわゆるアナログベースバンドプロセッサの消費電力は数Wレベルに達することから、放熱特性をさらに高めることにより、携帯電話等の電子機器の信頼性を向上させる技術が強く求められている。

【 0 0 2 0 】

本発明は、このような従来技術における問題点を解決し、放熱性に優れ、携帯電話等の電子機器に搭載して高い信頼性が得られる半導体装置、およびその製造方法を提供することを目的とする。

【 0 0 2 1 】

【課題を解決するための手段】

上記目的を達成するために、本発明の半導体装置においては、基板上に重ね合わせて搭載された複数の半導体チップと、複数の半導体チップを封止する封止樹脂とを備える。これら複数の半導体チップのうち、最上段に配置された第1の半導体チップの裏面と側面の一部が封止樹脂から外に露出している。

【 0 0 2 2 】

この構成により、従来技術のチップオンチップ法による半導体装置と比べ、さらに放熱性に優れたものとなる。

【 0 0 2 3 】

上記目的を達成するために、本発明の半導体装置の製造方法においては、基板上に複数の半導体チップを配置して積層体を形成し、次に、この積層体を封止樹脂により封止する。ここで、溶融した封止樹脂が、積層体の最上段に配置された第1の半導体チップの裏面への進入を阻止する手段を用い、第1の半導体チップの裏面と側面の一部を、硬化後の封止樹脂から外に露出させる。

【 0 0 2 4 】

この構成により、封止工程の後に、第1の半導体チップ1aの裏面を露出させる工程が不要となり、チップオンチップ法による半導体装置の製造方法が簡易か

つ生産性の高いものとなる。

【 0 0 2 5 】

【発明の実施の形態】

本発明の半導体装置は、基板上に重ね合わせて搭載された複数の半導体チップと、複数の半導体チップを封止する封止樹脂とを備える。これら複数の半導体チップのうち、最上段に配置された第 1 の半導体チップの裏面と側面の一部が封止樹脂から外に露出している。

【 0 0 2 6 】

ここで、第 1 の半導体チップが第 2 の半導体チップに接着剤により固定されていることが好ましい。

【 0 0 2 7 】

この構成により、第 1 の半導体チップが第 2 の半導体チップに固定され、工程で受ける衝撃による、第 1 の半導体チップの位置ズレやフリップチップ接続部の破損等の不具合が防止される。

【 0 0 2 8 】

また、第 1 の半導体チップと第 2 の半導体チップの間に形成された空隙に、封止樹脂が充填されていることが好ましい。

【 0 0 2 9 】

この構成により、従来存在していたアンダーフィル剤と封止樹脂との界面がなくなるため、半導体装置の吸湿が低減され、例えば、リフローにおいて、吸湿した水分が加熱されて気化膨張し、半導体チップや封止樹脂を破損させる問題が解消される。また、アンダーフィル剤によるフィレットのための領域が不要となるため、半導体チップ上に電極パッドを配置するに当たっての設計上の自由度が高まる。

【 0 0 3 0 】

また、基板として金属リードフレームを用いることが好ましい。

【 0 0 3 1 】

この構成により、金属リードフレームは、ポリイミドやセラミックス等が使用された基板よりも格段に安価なため、製造コスト的に有利となる。

【 0 0 3 2 】

また、第 2 の半導体チップが金属リードフレームのダイパッド部にダイボン
ドにより接続され、ダイパッド部の接続面の反対面が封止樹脂より外に露出してい
ることが好ましい。

【 0 0 3 3 】

この構成により、得られる半導体装置が、さらに放熱性に優れたものとなる。

【 0 0 3 4 】

また、第 1 の半導体チップがさらに複数の半導体チップにより構成され、この
複数の半導体チップからなる第 1 の半導体チップが、第 2 の半導体チップ上にフ
リップチップボンドにより搭載されていることが好ましい。

【 0 0 3 5 】

この構成により、得られる半導体装置が、放熱性に優れたものとなる上、さら
に多くの半導体チップを基板上に搭載することができ、携帯電話等の電子機器に
おいて、回路部品への高密度実装対応化に貢献する。

【 0 0 3 6 】

また、第 1 の半導体チップの露出面に放熱装置が着接されていることが好まし
い。

【 0 0 3 7 】

この構成により、得られる半導体装置が、さらに放熱性に優れたものとなる。

【 0 0 3 8 】

本発明の半導体装置の製造方法は、基板上に複数の半導体チップを配置して積
層体を形成し、次に、この積層体を封止樹脂により封止する。ここで、封止樹脂
が、積層体の最上段に配置された第 1 の半導体チップの裏面への進入を阻止する
手段を用い、第 1 の半導体チップの裏面と側面の一部を、硬化後の封止樹脂から
外に露出させる方法である。

【 0 0 3 9 】

ここで、基板上に複数の半導体チップを配置して積層体を形成し、次に、積層
体を金型内に収納し、金型に封止樹脂を注入して積層体を封止するにあたり、第
1 の半導体チップの側面が、金型内に形成された凹部に貼付した離型フィルムを

介して金型の凹部により押圧され、第 1 の半導体チップの裏面への封止樹脂の進入が阻止されるようにしたことが好ましい。

【 0 0 4 0 】

この構成により、封止工程において、第 1 の半導体チップの裏面と側面の一部を露出させるため、封止工程の後に、第 1 の半導体チップの裏面を露出させる工程が不要となり、製造方法が簡易かつ生産性の高いものとなる。

【 0 0 4 1 】

以下、本発明の実施の形態について図面を参照しながら説明する。

【 0 0 4 2 】

(実施の形態 1)

図 1 に、本実施の形態における半導体装置の断面図を示す。1 a は、第 1 の半導体チップであり、積層体の最上段に配置されている。1 b は、第 2 の半導体チップであり、その上に第 1 の半導体チップ 1 a がバンプ 2 を介してフリップチップボンドにより搭載されている。3 は、基板であり、その上に第 2 の半導体チップ 1 b がダイボンダ剤 5 を介して搭載されている。第 2 の半導体チップ 1 b が、基板 3 にワイヤー 6 を介して電氣的に接続されている。

【 0 0 4 3 】

また、4 は、第 1 の半導体チップ 1 a と第 2 の半導体チップ 1 b の間に形成された空隙に充填されたアンダーフィル剤、7 は封止樹脂である。基板 3 の下部には、外部部品との接続端子として用いるランド 3 a が格子状に配置されている。また、ランド 3 a には、金属ボールを装着しても良い。

【 0 0 4 4 】

本実施の形態における半導体装置は、図 1 に示すように、積層体の最上段に配置された第 1 の半導体チップ 1 a の裏面（回路形成面と反対側の面）全面と側面の一部が封止樹脂 7 によって被われず、封止樹脂 7 から外に露出している。

【 0 0 4 5 】

本実施の形態において、第 1 の半導体チップ 1 a と第 2 の半導体チップ 1 b には、一般的な Si（シリコン）を用いるが、これ以外に、SiGe、GaAs、GaP 等の化合物半導体を用いることもできる。また、第 1 の半導体チップ 1 a

と第2の半導体チップ1 bには、同種 of 材料を用いても異種 of 材料を用いても良い。バンプ2には、A g、A u、C u、半田等を用いる。基板3には、エッチング等により銅箔に配線パターンが形成されたガラス布基材エポキシ基板、ポリイミド系樹脂によるフレキシブル基板、セラミック基板等を用いる。これら基板の構造は、単純な構造の両面基板、両面基板を積層した多層基板、又は、それら基板の表面に、高密度な配線パターンが形成されたビルドアップ基板等を用いるのが好ましい。

【 0 0 4 6 】

また、ダイボンド剤5には、熱硬化性エポキシ樹脂を主成分とするものを用いる。A gやP d等を分散させ、熱伝導効率を高めたダイボンド剤5を用いても良い。また、ダイボンド剤5には、ペースト状又はフィルム状の形態のものを用いる。アンダーフィル剤4と封止樹脂7には、熱硬化性エポキシ樹脂を用いる。アンダーフィル剤4には、半導体チップ間に形成された空隙に注入することから液状の樹脂を用いる。封止樹脂7には、一般に固形の樹脂を使用し、これを金型内で硬化させるが、液状の樹脂を用いることも可能である。ワイヤー6には、A u、A l等の金属やそれらを主成分とした合金を用いる。

【 0 0 4 7 】

以下、本実施の形態における半導体装置の製造方法について、図2を参照しながら、説明する。

【 0 0 4 8 】

先ず、図2 (a) の工程において、基板3に、ダイボンド剤5を介して第2の半導体チップ1 bを配置し、インライン又はオープンによるバッチ処理によりダイボンド剤5を熱硬化させて固定する (ダイボンド工程) 。

【 0 0 4 9 】

次に、図2 (b) の工程において、第1の半導体チップ1 aを回路形成面を下にして、第2の半導体チップ1 a上にフリップチップボンドにより搭載する。このとき、第1の半導体チップ1 aのバンプ2が、第2の半導体チップ1 b上の所定の電極パッドに対向して互いの位置が整合するようにする。ここで、バンプ2は、印刷法、マスク蒸着法、スタッドバンプ法、めっき法、転写法等により形成

することができる。また、バンプ 2 と電極パッドとの接続方法は、半田バンプを溶融して接続する方法、バンプ 2 に導電ペーストを付加して接着する方法、アンダーフィル剤の硬化収縮によりバンプ 2 を圧接する方法、超音波を印加して接続する方法等の中から、バンプ 2 の材料に応じて選択することができる。

【 0 0 5 0 】

このようにして、第 1 の半導体チップ 1 a の電極パッド（図示せず）と、第 2 の半導体チップ 1 b の電極パッド（図示せず）を、バンプ 2 を介して電氣的に接続する（フリップチップボンド工程）。

【 0 0 5 1 】

次いで、図 2（c）の工程において、第 1 の半導体チップ 1 a と第 2 の半導体チップ 1 b の間に形成された空隙に、ディスペンス法によって液状の樹脂からなるアンダーフィル剤 4 を注入する。この後、所定の温度と時間でアンダーフィル剤 4 を硬化させ、半導体チップ同士を接着して固定する（アンダーフィル工程）。

【 0 0 5 2 】

続いて、図 2（d）の工程において、基板 3 と第 2 の半導体チップ 1 b を加熱し、加圧と超音波振動を併用することにより、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介して基板 3 に電氣的に接続する（ワイヤーボンド工程）。

【 0 0 5 3 】

そして、図 2（e）の工程において、ワイヤーボンド工程迄に組み立てた積層体を、 $165 \sim 185^{\circ}\text{C}$ の成形温度に加熱した、金型上部 20 a と金型下部 20 b から構成される金型 20 のキャビティ内に収納する。ここでは、金型上部 20 a に形成された凹部の表面の形状に沿って離型フィルム 21 を貼り付け、第 1 の半導体チップ 1 a の側面が、離型フィルム 21 を介して金型上部 20 a の凹部により押圧されるようにする。これにより、第 1 の半導体チップ 1 a の裏面への封止樹脂 7 の進入が阻止されると共に、成形後、第 1 の半導体チップ 1 a の側面の一部が封止樹脂から外に露出するようになる。その後、固形樹脂を溶融させて液状とした封止樹脂 7 をキャビティ内に注入して、積層体の基板 3 から第 1 の半導体チップ 1 a の側面までを封止樹脂 7 により被い、 $50 \sim 200 \text{ kgf/cm}^2$

の圧力を印加した状態で 1 ～ 2 分保持し（この圧力により、封止樹脂 7 中のボイドが潰される）、封止樹脂 7 を硬化させて成形が完了する。

【 0 0 5 4 】

ここで、離型フィルム 2 1 には、例えば、フッ素系樹脂フィルムが使用でき、市販品として、旭硝子（株）製、アフレックス（商品名）が使用できる。こうした離型フィルム 2 1 を用いることにより、押圧による半導体チップの割れ、欠け等の破損が防止され、さらに、成形品を金型 2 0 から離型する際、封止樹脂 7 の金型上部 2 0 a 等への付着が防止され、作業性が向上する。なお、離型フィルム 2 1 は、一定の張力を付与してシワのない状態で、金型上部 2 0 a の凹部の表面に真空吸着させるのが好ましい。また、金型 2 0 を備えた封止装置に、自動的に離型フィルム 2 1 の供給と巻取を行う装置を備えることで、離型フィルム 2 1 を常に清浄な状態で使用するのが好ましい（封止工程）。

【 0 0 5 5 】

以上の工程を経て、成形品を金型 2 0 から取り出し、図 2（f）に示す半導体装置を得る。この際、離型フィルム 2 1 は、金型上部 2 0 a の凹部に付着した状態となるので、積層体から自然に剥がれる。なお、封止樹脂 7 の硬化を完全にするため、アフターキュア工程を追加することが好ましい。

【 0 0 5 6 】

本実施の形態によれば、積層体の最上段に配置された第 1 の半導体チップ 1 a の裏面と側面の一部が封止樹脂から外に露出していることから、従来技術のチップオンチップ法による半導体装置と比べ、さらに放熱性に優れたものとなる。また、封止工程において、第 1 の半導体チップ 1 a の裏面と側面の一部を露出させるため、封止工程の後に、第 1 の半導体チップ 1 a の裏面を露出させる工程が不要となり、チップオンチップ法による製造方法が簡易かつ生産性の高いものとなる。また、半導体装置を研削しないため、封止樹脂と半導体チップの研削屑が発生することもない。また、封止樹脂に安価な固形樹脂を用いるため、製造コスト的に有利となる。

【 0 0 5 7 】

なお、本実施の形態において、図 2（a）～図 2（d）の工程については、上

記した手順以外で行っても良い。即ち、例えば、ウエハー状態の第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置し、半導体チップ間の空隙にアンダーフィル剤 4 を注入した後、基板 3 に、ダイボンダ剤 5 を介して配置しても良い。また、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介して基板 3 に電氣的に接続した後、第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置し、半導体チップ間の空隙に、アンダーフィル剤 4 を注入しても良い。

【 0 0 5 8 】

また、本実施の形態においては、ワイヤーボンダ工程におけるワイヤー 6 による半導体チップ同士の接続性や封止樹脂 7 と積層体の密着性を向上させるため、ダイボンダ工程又はワイヤーボンダ工程の後にプラズマクリーニングを施しても良い。

【 0 0 5 9 】

(実施の形態 2)

図 3 に、本実施の形態における半導体装置の断面図を示す。この半導体装置は、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1 b に接着剤 8 により固定され、アンダーフィル剤 4 を使用せずに、第 1 の半導体チップ 1 a と第 2 の半導体チップ 1 b の間に形成された空隙が封止樹脂により充填されている。その点以外は実施の形態 1 の半導体装置と同様な構成であるため、実施の形態 1 における半導体装置に対応する部分は、同一の符号を付してその説明を省略する。

【 0 0 6 0 】

本実施の形態における半導体装置は、図 3 に示すように、積層体の最上段に配置された第 1 の半導体チップ 1 a の裏面と側面の一部が封止樹脂 7 によって被われず、封止樹脂 7 から外に露出している。

【 0 0 6 1 】

また、本実施の形態において、第 1 の半導体チップ 1 a 、第 2 の半導体チップ 1 b 、基板 3 、アンダーフィル剤 4 、ダイボンダ剤 5 、ワイヤー 6 、及び封止樹脂 7 には、実施の形態 1 と同様な材料を用いることができる。

【 0 0 6 2 】

以下、本実施の形態における半導体装置の製造方法について、図 4 を参照しながら、説明する。

【 0 0 6 3 】

先ず、図 4 (a) の工程において、基板 3 に、ダイボンド剤 5 を介して第 2 の半導体チップ 1 b を配置し、インライン又はオープンによるバッチ処理によりダイボンド剤 5 を熱硬化させて固定する (ダイボンド工程) 。

【 0 0 6 4 】

次に、図 4 (b) の工程において、液状又はフィルム状の接着剤 8 を、第 2 の半導体チップ 1 b 上の、フリップチップボンドの妨げにならない位置に付着させる。接着剤 8 には、熱硬化性のエポキシ樹脂系接着剤を使用するのが好ましい。接着剤 8 によって、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1 b に固定され、工程で受ける衝撃による、第 1 の半導体チップ 1 a の位置ズレやフリップチップ接続部の破損等の不具合が防止される。次いで、第 1 の半導体チップ 1 a を回路形成面を下にして、第 2 の半導体チップ 1 a 上にフリップチップボンドにより配置する。このとき、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1 b に接着剤 8 により固定されるように、また、第 1 の半導体チップ 1 a のバンプ 2 が、第 2 の半導体チップ 1 b 上の所定の電極パッドに対向して互いの位置が整合するようにする。ここで、バンプ 2 は、印刷法、マスク蒸着法、スタッドバンプ法、めっき法、転写法等により形成することができる。また、バンプ 2 と電極パッドとの接続方法は、半田バンプを溶融して接続する方法、バンプ 2 に導電ペーストを付加して接着する方法、アンダーフィル剤の硬化収縮によりバンプ 2 を圧接する方法、超音波を印加して接続する方法等の中から、バンプ 2 の材料に応じて選択することができる。

【 0 0 6 5 】

このようにして、第 1 の半導体チップ 1 a の電極パッド (図示せず) と、第 2 の半導体チップ 1 b の電極パッド (図示せず) を、バンプ 2 を介して電氣的に接続する。その後、必要な場合は、所定時間放置して接着剤 8 を硬化させる (フリップチップボンド工程) 。

【 0 0 6 6 】

次いで、図 4 (c) の工程において、基板 3 と第 2 の半導体チップ 1 b を加熱し、加圧と超音波振動を併用することにより、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介して基板 3 に電氣的に接続する（ワイヤーボンド工程）。

【 0 0 6 7 】

続いて、図 4 (d) の工程において、ワイヤーボンド工程迄に組み立てた積層体を、 $165 \sim 185^{\circ}\text{C}$ の成形温度に加熱した、金型上部 2 0 a と金型下部 2 0 b から構成される金型 2 0 のキャビティ内に収納する。ここでは、金型上部 2 0 a に形成された凹部の表面の形状に沿って離型フィルム 2 1 を貼り付け、第 1 の半導体チップ 1 a の側面が、離型フィルム 2 1 を介して金型上部 2 0 a の凹部により押圧されるようにする。これにより、第 1 の半導体チップ 1 a の裏面への封止樹脂 7 の進入が阻止されると共に、成形後、第 1 の半導体チップ 1 a の側面の一部が封止樹脂 7 から外に露出するようになる。その後、固形樹脂を溶融させて液状とした封止樹脂 7 をキャビティ内に注入して、積層体の基板 3 から第 1 の半導体チップ 1 a の側面までを封止樹脂 7 により被う。このとき、第 1 の半導体チップ 1 a と第 2 の半導体チップ 1 b の間に形成された空隙が封止樹脂 7 により充填される。本実施の形態では、いわゆるトランスファ注入により封止樹脂 7 に圧力が加わるため、毛細管現象によりアンダーフィル剤を充填するよりも、充填性が良好であって、かつ、封止樹脂 7 中のボイドも潰され、半導体装置の信頼性向上に寄与する。また、接着剤 8 によって、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1 b に固定され、封止樹脂 7 の圧力による、第 1 の半導体チップ 1 a の位置ズレやフリップチップ接続部の破損等の不具合が防止される。さらに、 $50 \sim 200 \text{ kgf/cm}^2$ の圧力を印加した状態で 1 ～ 2 分保持し（この圧力により、封止樹脂 7 中のボイドが潰される。）、封止樹脂 7 を硬化させて成形が完了する（封止工程）。

【 0 0 6 8 】

以上の工程を経て、成形品を金型 2 0 から取り出し、図 4 (e) に示す半導体装置を得る。この際、離型フィルム 2 1 は、金型上部 2 0 a の凹部に付着した状態となるので、積層体から自然に剥がれる。なお、封止樹脂 7 の硬化を完全にするため、アフターキュア工程を追加することが好ましい。

【 0 0 6 9 】

本実施の形態によれば、実施の形態 1 と同様な効果が得られる上、積層された半導体チップの間に形成された空隙に封止樹脂 7 が充填されており、従来存在していたアンダーフィル剤と封止樹脂の界面がなくなるため、半導体装置の吸湿が低減され、例えば、リフローにおいて、アンダーフィル剤と封止樹脂との界面において、吸湿した水分が加熱されて気化膨張し、半導体チップや封止樹脂を破損させる問題が解消される。

【 0 0 7 0 】

また、半導体チップ間の接着にアンダーフィル剤を用いた場合、ベースとなる半導体チップ上に、いわゆるフィレットが形成され、ワイヤーにより接続されたベースとなる半導体チップの電極パッドにフィレットが接触しないようにする必要があったことから、組み合わせる半導体チップにサイズ上の制約が生じていた。しかし、本実施の形態によれば、アンダーフィル剤を用いないため、そのような問題が効果的に解消し、半導体チップの選択の幅や、半導体チップ上に電極パッドを配置するに当たっての設計上の自由度が高まり、多彩な半導体装置を製造することができる。また、アンダーフィル工程が省略されるため、生産性が高められる。

【 0 0 7 1 】

なお、本実施の形態において、図 4 (a) ～図 4 (c) の工程については、上記した手順以外で行っても良い。即ち、例えば、ウエハー状態の第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置し、第 2 の半導体チップ 1 b を基板 3 上にダイボンダ剤 5 を介して配置しても良い。また、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介して基板 3 に電氣的に接続した後、第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置しても良い。

【 0 0 7 2 】

また、本実施の形態においては、ワイヤーボンダ工程におけるワイヤー 6 による半導体チップ同士の接続性や封止樹脂 7 と積層体の密着性を向上させるため、ダイボンダ工程又はワイヤーボンダ工程の後にプラズマクリーニングを施しても

良い。

【 0 0 7 3 】

（実施の形態 3）

図 5 に、本実施の形態における半導体装置の断面図を示す。9 は、第 2 の半導体チップ 1 b をフリップチップボンドする金属リードフレームである。9 a、9 b、及び 9 c は、いずれも金属リードフレーム 9 の一部であり、それぞれダイパッド部、インナーリード部、及びランド部である。金属リードフレーム 9 には、Cu、FeNi 合金等が使用できる。この半導体装置は、基板として金属リードフレーム 9 を用い、第 2 の半導体チップ 1 b がインナーリード部 9 b にワイヤー 6 を介して電氣的に接続されている。その点以外は実施の形態 2 の半導体装置と同様な構成であるため、実施の形態 2 における半導体装置に対応する部分は、同一の符号を付してその説明を省略する。本実施の形態における半導体装置は、その外部に電極として露出したリードの形態により、QFN（Quad・Flat・Non-leaded・Package）や、SON（Small・Outline・Non-leaded・Package）、LGA（Land・Grid・Array）、BGA（Ball・Grid・Array）等のタイプに分けられる。

【 0 0 7 4 】

本実施の形態における半導体装置は、図 5 に示すように、積層体の最上段に配置された第 1 の半導体チップ 1 a の裏面と側面の一部が封止樹脂 7 によって被われず、封止樹脂 7 から外に露出している。

【 0 0 7 5 】

以下、本実施の形態における半導体装置の製造方法について、図 6 を参照しながら、説明する。

【 0 0 7 6 】

先ず、図 6（a）の工程において、金属リードフレーム 9 のダイパッド部 9 a に、ダイボンダ剤 5 を介して第 2 の半導体チップ 1 b を配置し、インライン又はオープンによるパッチ処理によりダイボンダ剤 5 を熱硬化させて固定する。ここで、ダイパッド 9 a の背面とランド部 9 c に封止フィルム 10 を貼り付けておく。封止フィルム 10 には、ポリイミド系樹脂が使用できる（ダイボンダ工程）。

【 0 0 7 7 】

次に、図 6（b）の工程において、実施の形態 2 と同様にして、第 1 の半導体チップ 1 a の電極パッド（図示せず）と、第 2 の半導体チップ 1 b の電極パッド（図示せず）を、バンプ 2 を介して電氣的に接続する。その後、必要な場合は、所定時間放置して接着剤 8 を硬化させる（フリップチップボンド工程）。

【 0 0 7 8 】

次いで、図 6（c）の工程において、基板 3 と第 2 の半導体チップ 1 b を加熱し、加圧と超音波振動を併用することにより、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介してインナーリード部 9 b に電氣的に接続する（ワイヤーボンド工程）。

【 0 0 7 9 】

続いて、図 6（d）の工程において、ワイヤーボンド工程迄に組み立てた積層体を、165～185℃の成形温度に加熱した、金型上部 20 a と金型下部 20 b から構成される金型 20 のキャビティ内に収納する。ここでは、金型上部 20 a に形成された凹部の表面の形状に沿って離型フィルム 21 を貼り付け、第 1 の半導体チップ 1 a の側面が、離型フィルム 21 を介して金型上部 20 a の凹部により押圧されるようにする。これにより、第 1 の半導体チップ 1 a の裏面への封止樹脂 7 の進入が阻止されると共に、成形後、第 1 の半導体チップ 1 a の側面の一部が封止樹脂 7 から外に露出するようになる。一方、金型下部 21 a に形成された凹部に、封止フィルム 10 を介して金属リードフレーム 9 を載置する。封止フィルム 10 により、封止工程における樹脂漏れが防止されると共に、成形後、ランド 9 c が封止樹脂 7 から突出した部分（スタンドオフ）が確保され、半導体装置を外部ボードの端子にフリップチップボンドする際のショートの発生が防止される。以下、実施の形態 2 と同様な操作を経て、封止樹脂 7 を硬化させて成形が完了する（封止工程）。

【 0 0 8 0 】

以上の工程を経て、成形品を金型 20 から取り出し、封止フィルム 10 を積層体から剥離して、図 6（e）に示す半導体装置を得る。この際、離型フィルム 21 は、金型上部 20 a の凹部に付着した状態となるので、積層体から自然に剥がれる。なお、封止樹脂 7 の硬化を完全にするため、アフターキュア工程を追加す

ることが好ましい。また、アフターキュア工程の後、封止フィルム 10 を剥がすのが好ましい。これにより、ランド部 9 b の汚染が防止される。

【 0 0 8 1 】

本実施の形態によれば、実施の形態 2 と同様な効果が得られる上、金属リードフレーム 9 のダイパッド部 9 a が封止樹脂 7 から外に露出しているため、実施の形態 2 の半導体装置と比較して、さらに放熱性に優れたものとなる。また、金属リードフレーム 9 は、ポリイミドやセラミックス等が使用された基板 3 よりも格段に安価なため、製造コスト的に有利となる。

【 0 0 8 2 】

なお、本実施の形態において、図 6 (a) ～図 6 (c) の工程については、上記した手順以外で行っても良い。即ち、例えば、ウエハー状態の第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置し、金属リードフレーム 9 上に第 2 の半導体チップ 1 b をダイボンダ剤 5 を介して配置しても良い。また、第 2 の半導体チップ 1 b の電極パッドをワイヤー 6 を介して金属リードフレーム 9 に電氣的に接続した後、第 2 の半導体チップ 1 b 上に第 1 の半導体チップ 1 a をフリップチップボンドにより配置しても良い。

【 0 0 8 3 】

また、本実施の形態においては、ワイヤーボンダ工程におけるワイヤー 6 による半導体チップ同士の接続性や封止樹脂 7 と積層体の密着性を向上させるため、ダイボンダ工程又はワイヤーボンダ工程の後にプラズマクリーニングを施しても良い。

【 0 0 8 4 】

(実施の形態 4)

図 7 に、本実施の形態における半導体装置の断面図を示す。本実施の形態における半導体装置は、いずれも実施の形態 2 における半導体装置の最上段に配置された第 1 の半導体チップ 1 a の露出面に、半導体装置の放熱性を高める放熱装置 1 1 が着接されて構成されている。

【 0 0 8 5 】

ここで、図 7 (a) に示すものでは、半導体装置の基板 3 上の露出面を含む領

域をスパッタ等により金属膜で被覆し、これを放熱装置 1 1 としている。また、図 7 (b) に示すものでは、ヒートシンクやヒートスプレッダを第 1 の半導体チップ 1 a の裏面に接着剤を用いて取り付け、これを放熱装置 1 1 としている。ここで、接着剤としては、熱伝導性の高いものが良く、例えば、半田や金属を混入した熱硬化性エポキシ樹脂系接着剤を用いることが好ましい。また、これら放熱装置 1 1 の材料としては、放熱性が高められることから、Al、Cu、Ti 等の金属材料を用いることが好ましい。

【 0 0 8 6 】

なお、放熱装置 1 1 が、ヒートシンクやヒートスプレッダの半導体装置の場合は、金属膜により被覆した方と比べ、格段に安価に製造できる。また、放熱装置 1 1 は、図 7 (b) に示すように、フィン形状を有すると、放熱性がさらに高められ、好ましい。

【 0 0 8 7 】

本実施の形態によれば、積層体の最上段に配置された第 1 の半導体チップ 1 a の露出面に放熱性を高める放熱装置 1 1 が着接されていることから、従来技術による半導体装置と比べ、さらに放熱性に優れたものとなる。

【 0 0 8 8 】

(実施の形態 5)

図 8 に、本実施の形態における半導体装置の断面図を示す。本実施の形態における半導体装置は、実施の形態 1 ～ 4 の半導体装置と比べ、基板上にさらに多くの半導体チップが搭載されて構成されている。

【 0 0 8 9 】

本実施の形態における半導体装置は、図 8 に示すように、積層体の最上段に配置された 1 又は 2 の半導体チップの裏面と側面の一部が封止樹脂 7 によって被われず、封止樹脂 7 から外に露出している。

【 0 0 9 0 】

ここで、図 8 (a) に示すものでは、第 3 の半導体チップ 1 c が基板 3 上にダイボンドにより搭載され、第 2 の半導体チップ 1 b が第 3 の半導体チップ 1 c 上にダイボンドにより搭載され、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1

b 上にフリップチップボンドにより搭載されている。さらに、第 2 の半導体チップ 1 b と第 3 の半導体チップ 1 c がそれぞれ基板 3 にワイヤー 6 を介して電氣的に接続され構成されている。

【 0 0 9 1 】

また、図 8 (b) に示すものでは、第 3 の半導体チップ 1 c が基板 3 上にフリップチップボンドにより搭載され、第 2 の半導体チップ 1 b が第 3 の半導体チップ 1 c 上にダイボンドにより搭載され、第 1 の半導体チップ 1 a が第 2 の半導体チップ 1 b 上にフリップチップボンドにより搭載されている。さらに、第 2 の半導体チップ 1 b と第 3 の半導体チップ 1 c がそれぞれ基板 3 にワイヤー 6 を介して電氣的に接続され構成されている。

【 0 0 9 2 】

また、図 8 (c) に示すものでは、第 2 の半導体チップ 1 c が基板 3 上にダイボンドにより搭載され、第 1 の半導体チップ 1 a と第 3 の半導体チップ 1 c が第 2 の半導体チップ 1 b 上にフリップチップボンドにより搭載されている。さらに、第 3 の半導体チップ 1 c が基板 3 にワイヤー 6 を介して電氣的に接続され構成されている。この構成によれば、基板 3 上に D R A M とフラッシュ E E P R O M といった機能の異なる半導体チップをフリップチップボンドにより搭載することができる。

【 0 0 9 3 】

なお、本実施の形態の半導体装置において、上記した点以外は、実施の形態 2 の半導体装置と同様な構成であり、実施の形態 2 における半導体装置に対応する部分は、同一の符号を付してその説明を省略する。

【 0 0 9 4 】

本実施の形態によれば、実施の形態 2 と同様な効果が得られる上、さらに多くの半導体チップをチップオンチップ法により基板上に搭載することができ、携帯電話等の電子機器において、回路部品への高密度実装対応化に貢献する。

【 0 0 9 5 】

【発明の効果】

本発明によれば、積層体の最上段に配置された半導体チップの裏面と側面の一

部が封止樹脂から外に露出していることから、従来技術のチップオンチップ法による半導体装置と比べ、さらに放熱性に優れたものとなる。また、封止工程において、第 1 の半導体チップ 1 a の裏面と側面の一部を露出させるため、封止工程の後に、第 1 の半導体チップ 1 a の裏面を露出させる工程が不要となり、チップオンチップ法による半導体装置の製造方法が簡易かつ生産性の高いものとなる。

【 0 0 9 6 】

また、本発明により得られる半導体装置は、小型軽量化・多機能化が要求される携帯電話等の電子機器に用いて、高い信頼性を確保できる。

【図面の簡単な説明】

- 【図 1】 実施の形態 1 における半導体装置を示す断面図
- 【図 2】 実施の形態 1 における半導体装置の製造方法を示す工程図
- 【図 3】 実施の形態 2 における半導体装置を示す断面図
- 【図 4】 実施の形態 2 における半導体装置の製造方法を示す工程図
- 【図 5】 実施の形態 3 における半導体装置を示す断面図
- 【図 6】 実施の形態 3 における半導体装置の製造方法を示す工程図
- 【図 7】 実施の形態 4 における半導体装置を示す断面図
- 【図 8】 実施の形態 5 における半導体装置を示す断面図
- 【図 9】 従来の半導体装置を示す断面図
- 【図 1 0】 従来の半導体装置の製造方法を示す工程図
- 【図 1 1】 従来の半導体装置の別の一例を示す断面図

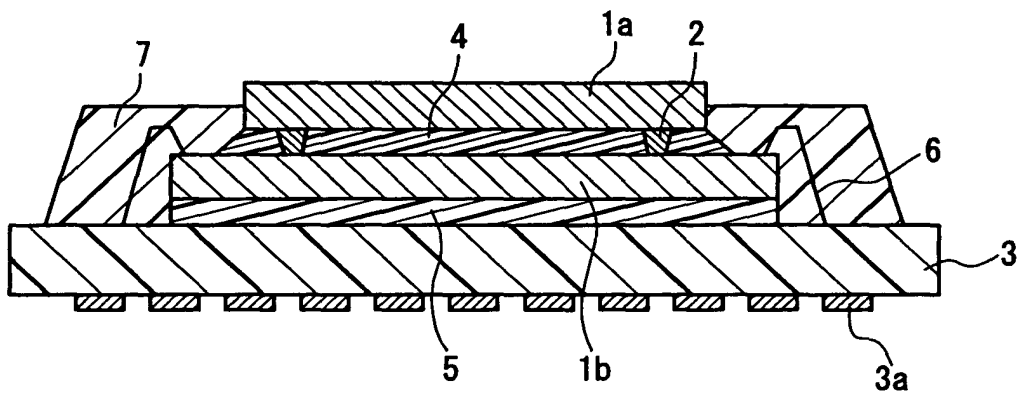
【符号の説明】

- 1 a、1 0 1 a 第 1 の半導体チップ
- 1 b、1 0 1 b 第 2 の半導体チップ
- 1 c、1 0 1 c 第 3 の半導体チップ
- 2、1 0 2 バンプ
- 3、1 0 3 基板
- 3 a、1 0 3 a ランド
- 4、1 0 4 アンダーフィル剤
- 5、1 0 5 ダイボンド剤

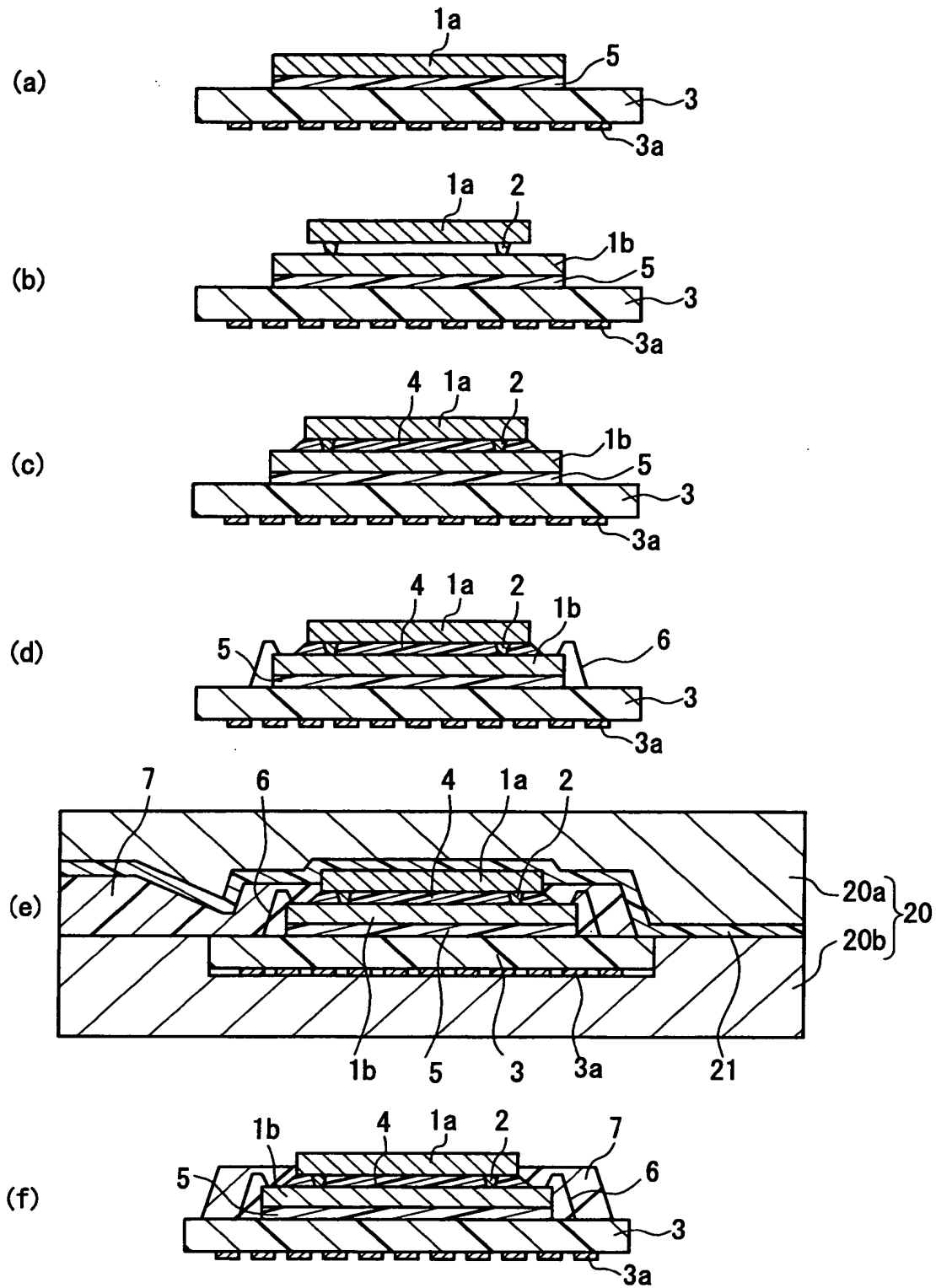
- 6、1 0 6 ワイヤー
- 7、1 0 7 封止樹脂
- 8 接着剤
- 9 金属リードフレーム
 - 9 a ダイパッド部
 - 9 b インナーリード部
 - 9 c ランド部
- 1 0 封止フィルム
- 1 1 放熱装置
- 2 0、1 1 0 金型
 - 2 0 a、1 1 0 a 金型上部
 - 2 0 b、1 1 0 b 金型下部
- 2 1 離型フィルム

【書類名】 図面

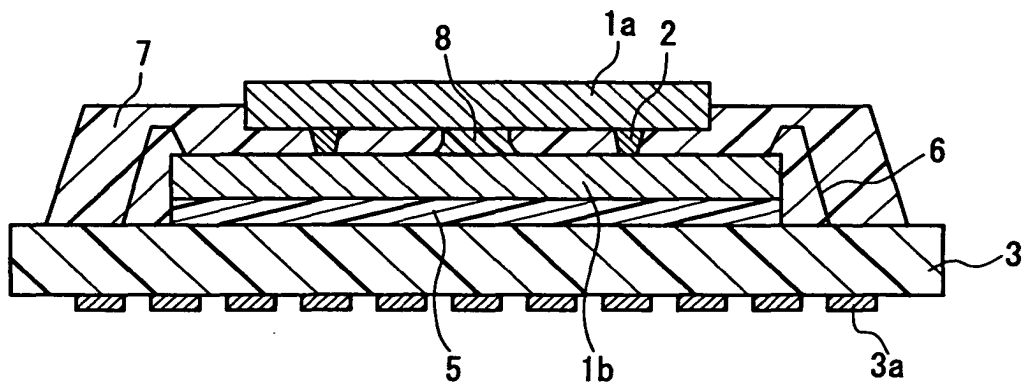
【図 1】



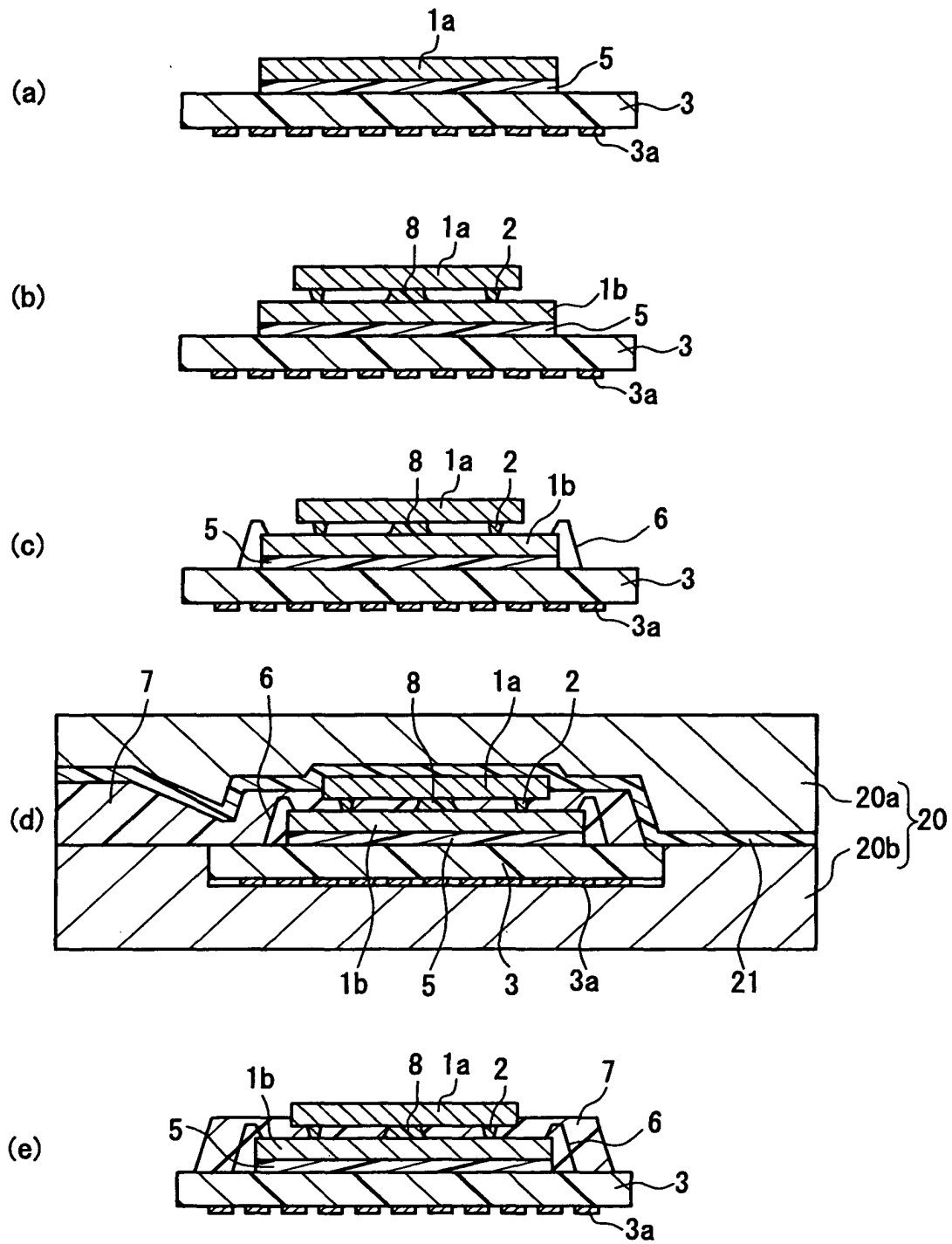
【図 2】



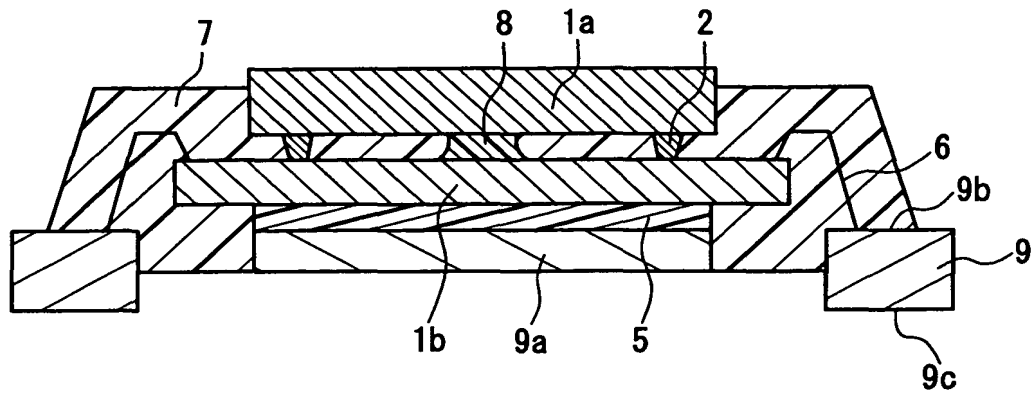
【図 3】



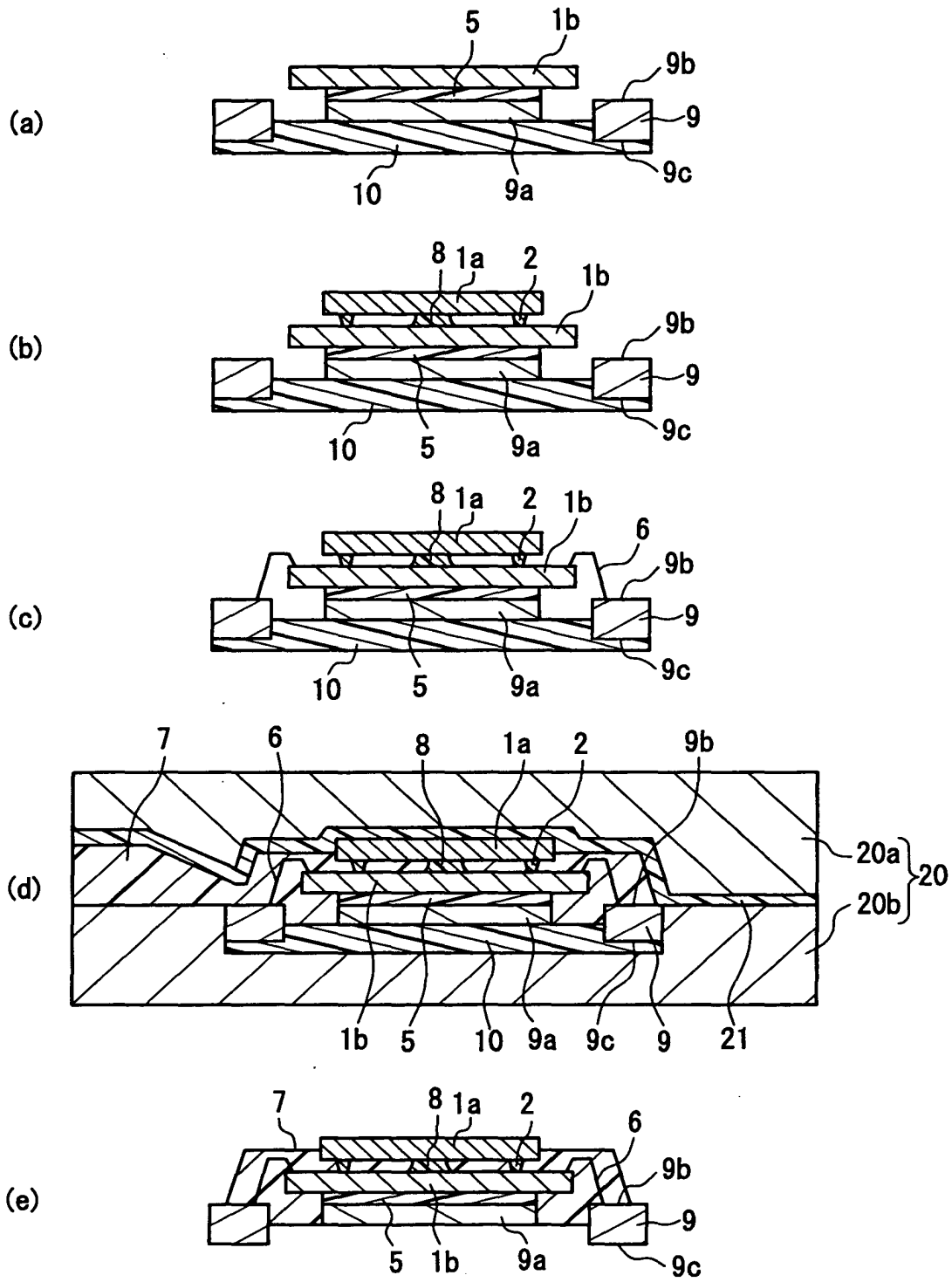
【図 4】



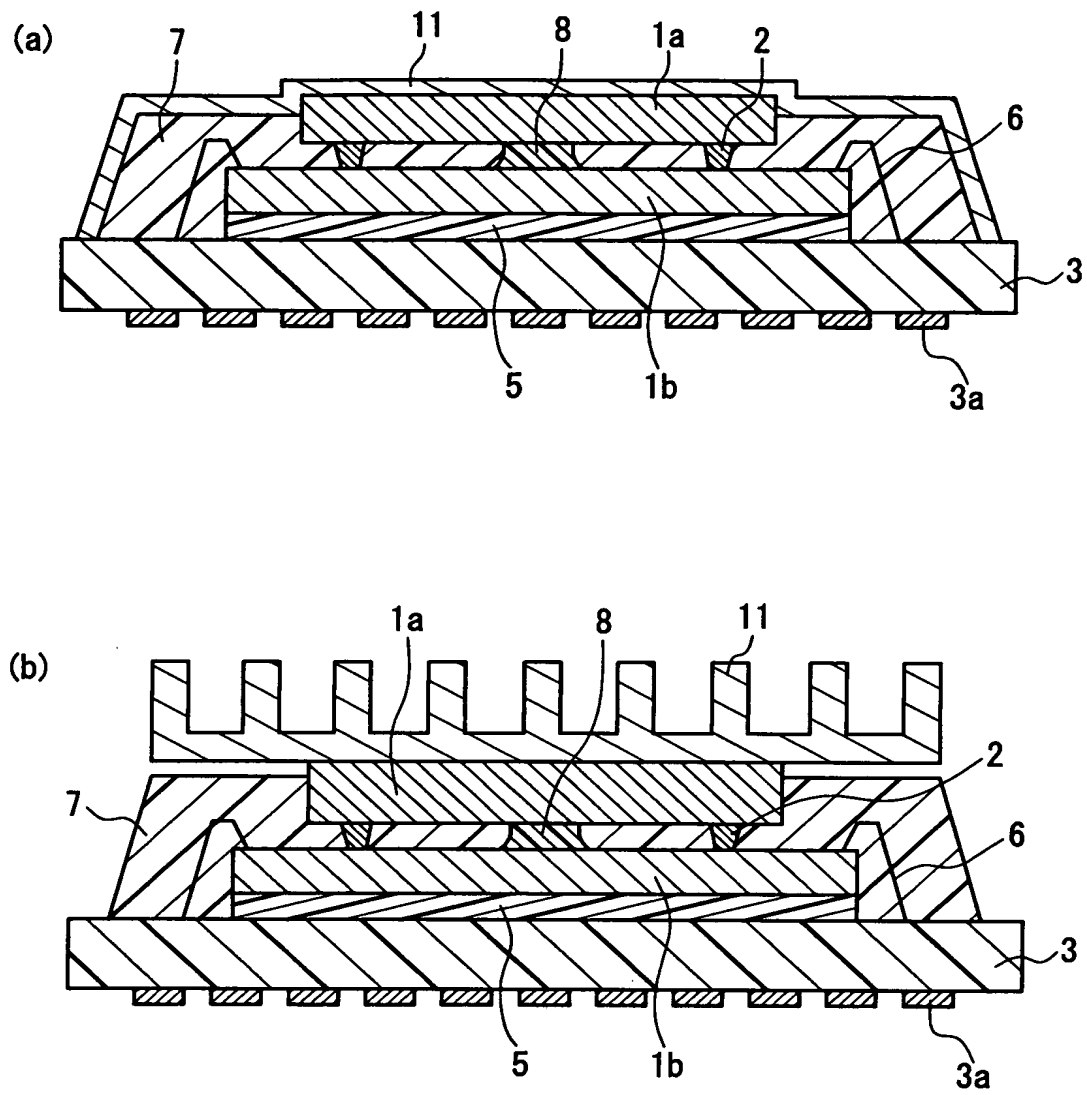
【図 5】



【図 6】

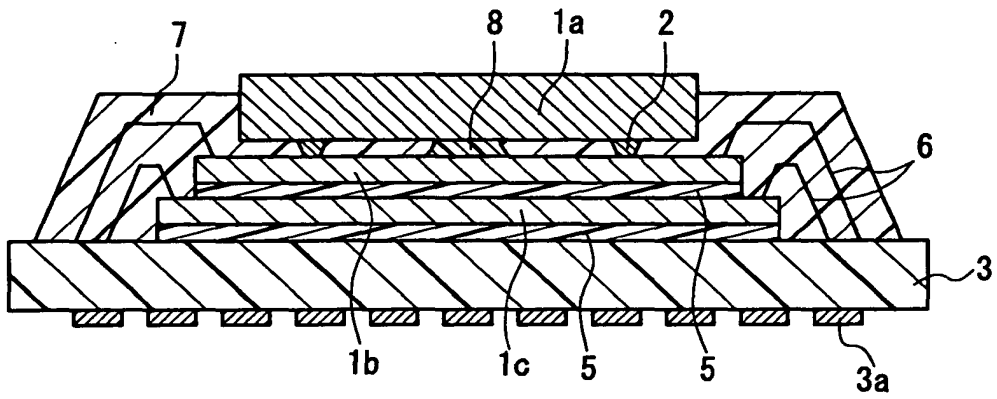


【図 7】

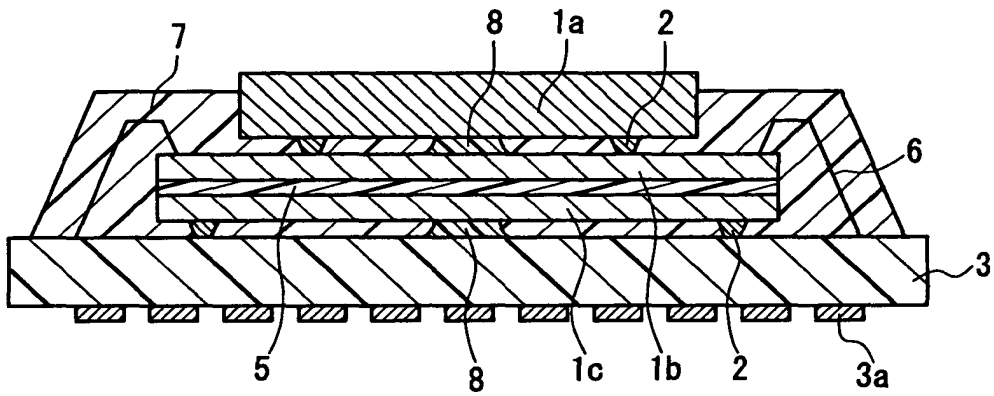


【図 8】

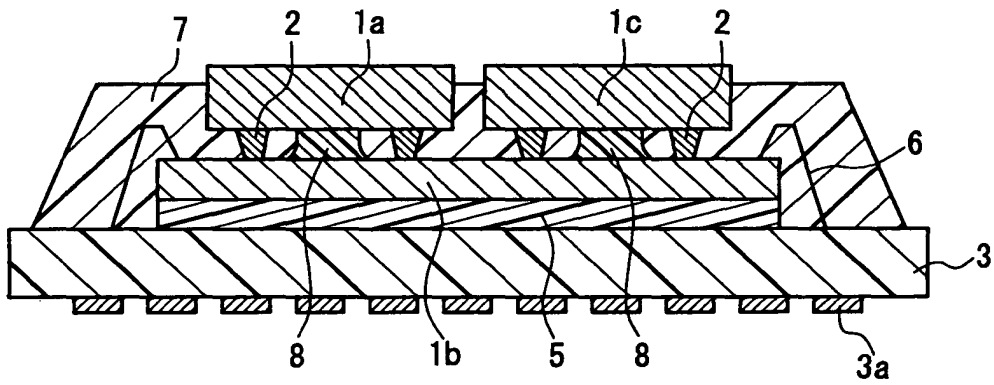
(a)



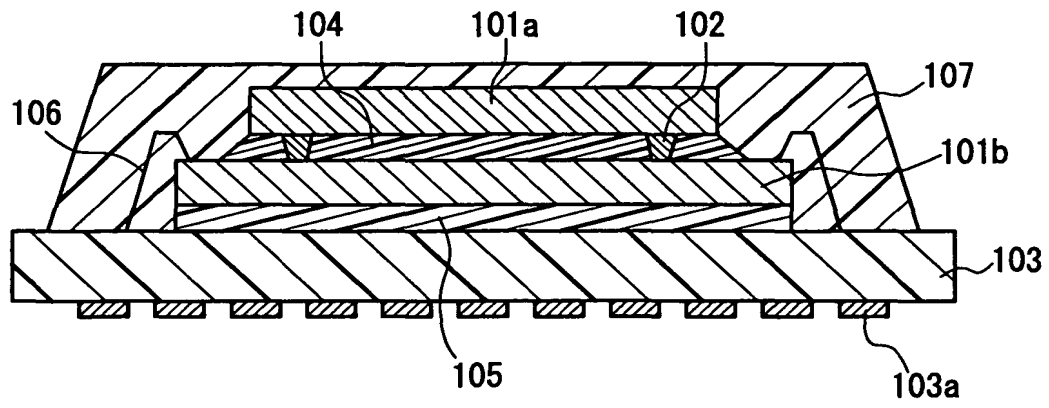
(b)



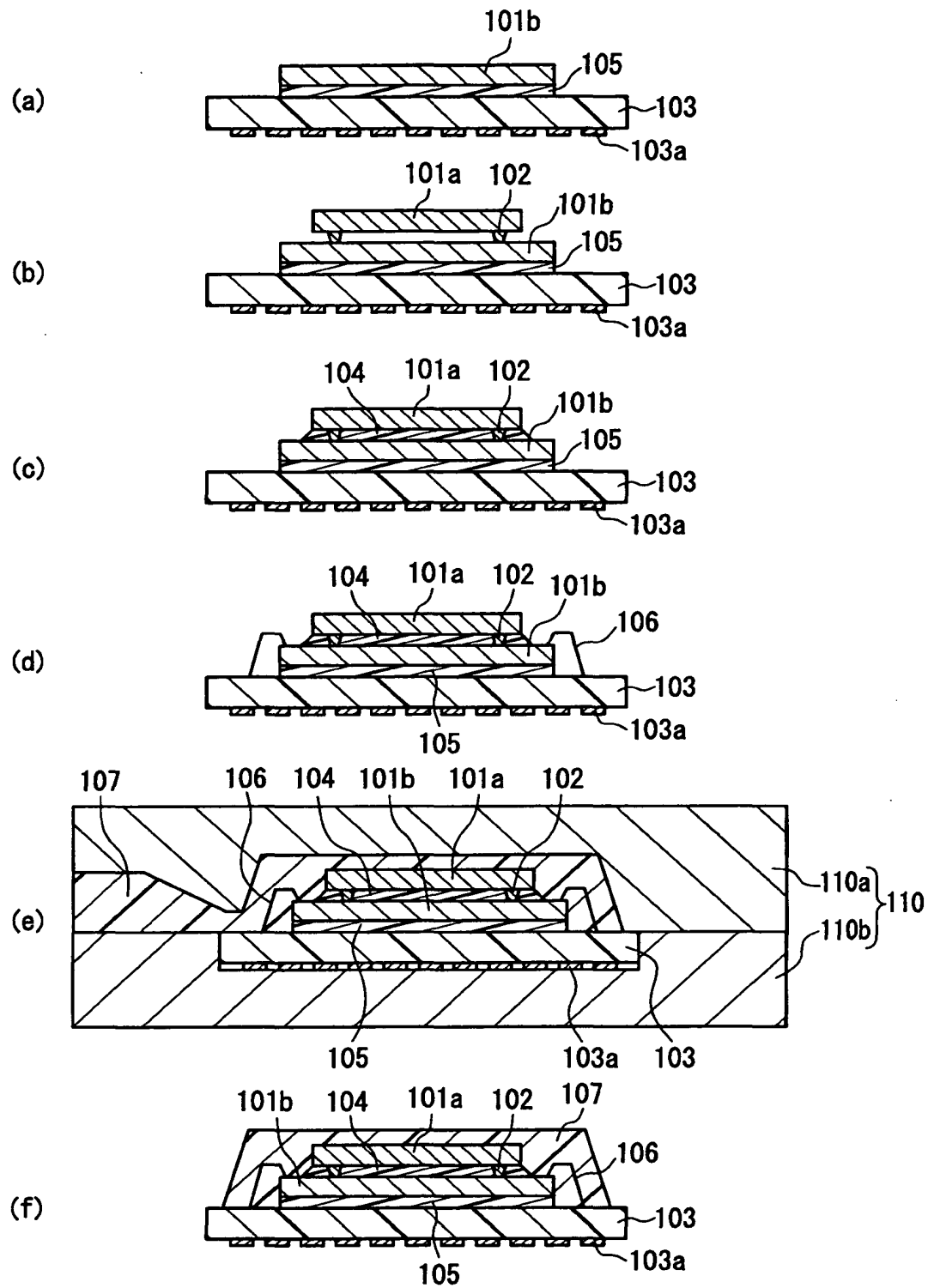
(c)



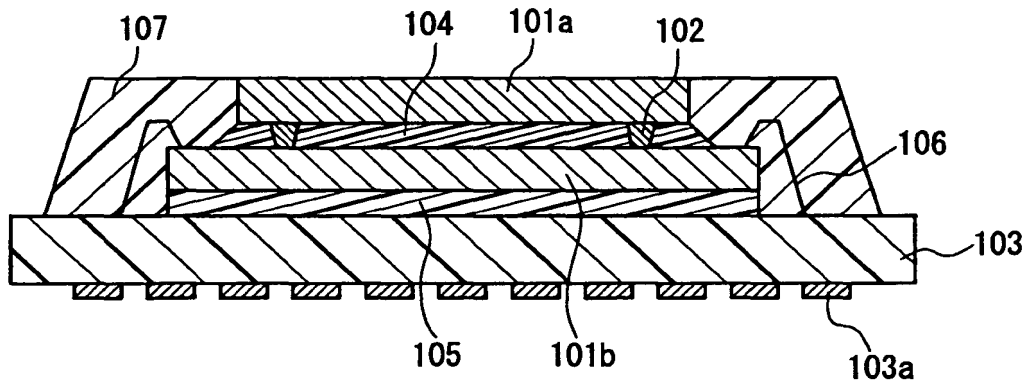
【図 9】



【図 1 0】



【図 1 1】



【書類名】 要約書

【要約】

【課題】 放熱性に優れ、携帯電話等の電子機器に搭載して高い信頼性が得られる半導体装置、およびその製造方法を提供する。

【解決手段】 基板 3 上に重ね合わせて搭載された複数の半導体チップと、これら複数の半導体チップを封止する封止樹脂 7 とを備える。これら複数の半導体チップのうち、最上段に配置された第 1 の半導体チップ 1 a の裏面と側面の一部が封止樹脂 7 から外に露出している。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社